

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-198551

(43)Date of publication of application : 12.07.2002

(51)Int.Cl.

H01L 31/04

(21)Application number : 2000-397341

(71)Applicant : MITSUBISHI HEAVY IND LTD

(22)Date of filing : 27.12.2000

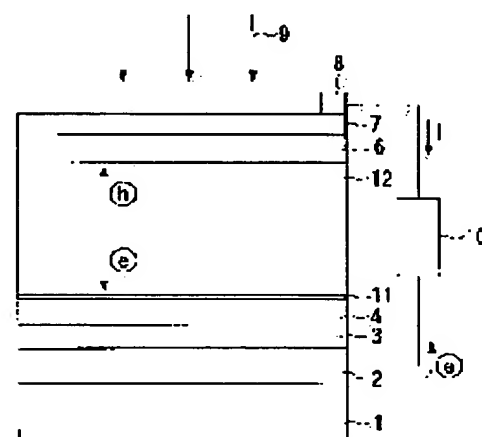
(72)Inventor : NISHIMIYA TATSUYUKI

(54) OPTICAL-TO-ELECTRICAL TRANSDUCER ELEMENT AND DEVICE THEREOF USING IT AS WELL AS METHOD FOR MANUFACTURING THE SAME

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an optical-to-electrical transducer element whose efficiency can be enhanced, to provide a device which uses it, and to provide a method for manufacturing the element.

SOLUTION: In the optical-to-electrical transducer element, an n-type microcrystal silicon layer 4, an amorphous silicon layer 11, an intrinsic microcrystal silicon layer 12 and a p-type microcrystal silicon layer 16 are laminated sequentially on a substrate 1. The silicon layer 11 is made thin in such a way that, after it is deposited, its surface is dry-etched and treated.



- 1: 基板
- 2: 第一層膜
- 3: 第二層膜
- 4: 第三層膜 (第一層膜と第二層膜との間に形成)
- 5: 第四層膜 (第三層膜と第四層膜との間に形成)
- 6: 第五層膜
- 7: 第六層膜
- 8: 第七層膜
- 9: 第八層膜
- 10: 第九層膜
- 11: 第十層膜
- 12: 第十一層膜
- 13: 第十二層膜
- 14: 第十三層膜
- 15: 第十四層膜
- 16: 第十五層膜
- 17: 第十六層膜
- 18: 第十七層膜
- 19: 第十八層膜
- 20: 第十九層膜
- 21: 第二十層膜
- 22: 第二十一層膜
- 23: 第二十二層膜
- 24: 第二十三層膜
- 25: 第二十四層膜
- 26: 第二十五層膜
- 27: 第二十六層膜
- 28: 第二十七層膜
- 29: 第二十八層膜
- 30: 第二十九層膜
- 31: 第三十層膜
- 32: 第三十一層膜
- 33: 第三十二層膜
- 34: 第三十三層膜
- 35: 第三十四層膜
- 36: 第三十五層膜
- 37: 第三十六層膜
- 38: 第三十七層膜
- 39: 第三十八層膜
- 40: 第三十九層膜
- 41: 第四十層膜
- 42: 第四十一層膜
- 43: 第四十二層膜
- 44: 第四十三層膜
- 45: 第四十四層膜
- 46: 第四十五層膜
- 47: 第四十六層膜
- 48: 第四十七層膜
- 49: 第四十八層膜
- 50: 第四十九層膜
- 51: 第五十層膜
- 52: 第五十一層膜
- 53: 第五十二層膜
- 54: 第五十三層膜
- 55: 第五十四層膜
- 56: 第五十五層膜
- 57: 第五十六層膜
- 58: 第五十七層膜
- 59: 第五十八層膜
- 60: 第五十九層膜
- 61: 第六十層膜
- 62: 第六十一層膜
- 63: 第六十二層膜
- 64: 第六十三層膜
- 65: 第六十四層膜
- 66: 第六十五層膜
- 67: 第六十六層膜
- 68: 第六十七層膜
- 69: 第六十八層膜
- 70: 第六十九層膜
- 71: 第七十層膜
- 72: 第七十一層膜
- 73: 第七十二層膜
- 74: 第七十三層膜
- 75: 第七十四層膜
- 76: 第七十五層膜
- 77: 第七十六層膜
- 78: 第七十七層膜
- 79: 第七十八層膜
- 80: 第七十九層膜
- 81: 第八十層膜
- 82: 第八十一層膜
- 83: 第八十二層膜
- 84: 第八十三層膜
- 85: 第八十四層膜
- 86: 第八十五層膜
- 87: 第八十六層膜
- 88: 第八十七層膜
- 89: 第八十八層膜
- 90: 第八十九層膜
- 91: 第九十層膜
- 92: 第九十一層膜
- 93: 第九十二層膜
- 94: 第九十三層膜
- 95: 第九十四層膜
- 96: 第九十五層膜
- 97: 第九十六層膜
- 98: 第九十七層膜
- 99: 第九十八層膜
- 100: 第九十九層膜

## LEGAL STATUS

[Date of request for examination] 27.12.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2002-198551  
(P2002-198551A)

(43) 公開日 平成14年7月12日 (2002.7.12)

(51) Int.Cl.  
H 0 1 L 31/04

識別記号

F I  
H 0 1 L 31/04

ターム(参考)  
B 5 F 0 5 1  
W

審査請求 有 請求項の数9 O L (全 8 頁)

(21) 出願番号 特願2000-397341(P2000-397341)

(22) 出願日 平成12年12月27日 (2000.12.27)

(71) 出願人 000006208

三菱重工業株式会社

東京都千代田区丸の内二丁目5番1号

(72) 発明者 西宮 立享

長崎県長崎市深堀町五丁目717番1号 三

菱重工業株式会社長崎研究所内

(74) 代理人 100112737

弁理士 藤田 考晴 (外3名)

Fターム(参考) 5F051 AA04 AA05 CA05 CB22 DA04

DA15 FA02 FA03 FA04 FA06

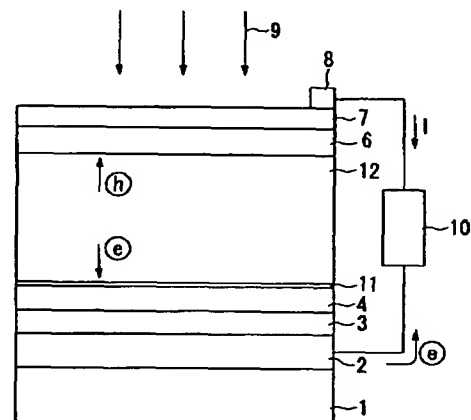
FA14 GA02 GA03

(54) 【発明の名称】 光電変換素子とそれを用いた光電変換装置及び光電変換素子の製造方法

(57) 【要約】

【課題】 光電変換効率を向上させることができる光電変換素子とそれを用いた光電変換装置及び光電変換素子の製造方法を提供する。

【解決手段】 本発明の光電変換素子は、基板1上に、n型微結晶シリコン層4、アモルファスシリコン層11、真性微結晶シリコン層12、p型微結晶シリコン層6を順次積層し、このアモルファスシリコン層11を、その表面を堆積後にドライエッチング処理することで薄厚化したことを特徴とする。



- 1: 基板
- 2: 第1下部電極層
- 3: 第2下部電極層
- 4: n型微結晶シリコン層 (第1導電型半導体層)
- 6: p型微結晶シリコン層 (第2導電型半導体層)
- 7: 透明導電体層
- 8: 集電電極
- 9: 太陽光
- 10: 外部負荷
- 11: アモルファスシリコン層 (非晶質半導体層)
- 12: 真性微結晶シリコン層 (結晶質を含む光電変換層)

## 【特許請求の範囲】

【請求項1】 基板上に、第1導電型半導体層、非晶質半導体層、結晶質を含む光電変換層、第2導電型半導体層が順次積層され、

前記非晶質半導体層は、堆積後にドライエッチング処理された表面を有することを特徴とする光電変換素子。

【請求項2】 前記非晶質半導体層のドライエッチング処理された表面は、島状であることを特徴とする請求項1記載の光電変換素子。

【請求項3】 前記ドライエッチング処理された非晶質半導体層の厚みは、最大値が5nm以下であることを特徴とする請求項1または2記載の光電変換素子。

【請求項4】 前記第1導電型半導体層はp型半導体層であり、前記第2導電型半導体層はn型半導体層であることを特徴とする請求項1、2または3記載の光電変換素子。

【請求項5】 前記第1導電型半導体層はn型半導体層であり、前記第2導電型半導体層はp型半導体層であることを特徴とする請求項1、2または3記載の光電変換素子。

【請求項6】 前記第2導電型半導体層上に、第1導電型半導体層、光電変換層及び第2導電型半導体層からなる光電変換多層膜を1つ以上積層し、前記光電変換層を複数層有する構造としたことを特徴とする請求項1ないし5のいずれか1項記載の光電変換素子。

【請求項7】 請求項1ないし6のいずれか1項記載の光電変換素子を備えたことを特徴とする光電変換装置。

【請求項8】 基板上に、第1導電型半導体層、非晶質半導体層を順次積層し、次いで、該非晶質半導体層をドライエッチング処理し、該ドライエッチング処理後の非晶質半導体層上に、結晶質を含む光電変換層、第2導電型半導体層を順次積層することを特徴とする光電変換素子の製造方法。

【請求項9】 前記ドライエッチング処理は、前記非晶質半導体層の厚みの最大値が5nm以下になるまでドライエッチングすることを特徴とする請求項8記載の光電変換素子の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、光電変換素子とそれを用いた光電変換装置及び光電変換素子の製造方法に係り、特に詳しくは、第1導電型半導体層と結晶質を含む光電変換層との間に極めて薄厚の非晶質半導体層を設けることにより、光電変換層の結晶性が向上し、その結果、光電変換効率が向上した光電変換素子とそれを用いた光電変換装置及び光電変換素子の製造方法に関するものである。

## 【0002】

【従来の技術】近年、地球環境問題及びエネルギー問題の観点から、太陽光発電の研究開発が盛んに行われてい

る。特に、光電変換層に微結晶シリコン(Si)を用いたシリコン(Si)太陽電池は、プラズマCVD(Chemical Vapor Deposition)法により製造することが可能なために大量生産に適していること、200℃程度の低温プロセスで製造することができること、等の利点を有することから、近い将来の普及型太陽電池として最も期待されている。

【0003】図7は、従来の膜面側光入射型のSi太陽電池(NIP型)の一例を示す断面図であり、図において、符号1は基板、2は金属材料からなる第1下部電極層、3は酸化亜鉛(ZnO)、酸化第2錫(SnO<sub>2</sub>)あるいはITO(Indium TinOxide)等の透明導電材料からなる第2下部電極層、4はn型微結晶シリコン層(第1導電型半導体層)、5は光電変換層となる真性微結晶シリコン層(結晶質を含む光電変換層：以下、i層と称する)、6はp型微結晶シリコン層(第2導電型半導体層)、7は透明導電層、8は金属材料からなる櫛形状の集電電極であり、n型微結晶シリコン層4、i層5及びp型微結晶シリコン層6によりnip構造とされている。

【0004】このSi太陽電池では、i層5に太陽光9が入射すると、電子(e)-正孔(h)対が発生する。一方、このnip構造では、pn接合によりi層5内部に電界が形成されるために、発生した電子(e)-正孔(h)対のうち、電子(e)はn型微結晶シリコン層4側へ移動し、正孔(h)はp型微結晶シリコン層6側へ移動する。そこで、第1下部電極層2及び集電電極8に外部負荷10を接続すると、上記のpn接合により該外部負荷10に電流Iが流れることとなり、このSi太陽電池が発電機能を呈することとなる。なお、n型微結晶シリコン層4をp型、p型微結晶シリコン層6をn型とした場合、電子(e)及び正孔(h)それぞれの移動方向は上記と逆方向になるため、外部負荷10に流れる電流の方向も逆になる。

## 【0005】

【発明が解決しようとする課題】ところで、従来のSi太陽電池においては、光電変換効率を向上させるためには、i層5を構成する微結晶シリコンの粒径の増大、配向性の向上が必要不可欠である。この微結晶シリコンは、結晶成長する際に下地層からの影響を強く受けるものであるから、下地層の結晶性を向上させることにより、その結晶性を向上させることは可能である。

【0006】一般に、微結晶シリコンの成長過程においては、まず、種結晶となる結晶核が発生し、この結晶核を中心としてシリコンの結晶が成長する。ここで、結晶核の発生密度(発生する結晶核の単位面積当たりの個数)が高い場合、隣り合った結晶同士が面方向の成長を妨げあうので、結晶の体積分率は上がるものの、結晶の粒径や配向性が小さなものになってしまう。従来のSi太陽電池を考えると、i層5の下地層はn型(またはp

型)の微結晶シリコン層4であるから、i層5を構成する微結晶シリコンの結晶成長の条件が良好なものとなるために、結晶核の発生密度も高くなり、i層5を構成する微結晶シリコンの結晶粒径も小さなものとなる。したがって、従来のSi太陽電池においては、微結晶シリコンの粒径が小さく、配向性も向上しないという問題点があった。

【0007】そこで、n型(またはp型)の微結晶シリコン層4上にアモルファスシリコン層を積層し、意図的にi層5を構成する微結晶シリコンの結晶成長の条件を不利なものとする事で、結晶核の発生密度を低下させることにより、i層5を構成する微結晶シリコンの結晶粒径を大きなものとし、その結果、配向性が向上したSi太陽電池が提案されている。しかしながら、このSi太陽電池では、i層5の下地層として高抵抗層であるアモルファスシリコン層を用いているために、太陽電池としての抵抗が増大し、その結果、太陽電池の光電変換効率が低下するという問題点が生じる。

【0008】本発明は、上記の事情に鑑みてなされたものであって、光電変換効率を向上させることができる光電変換素子とそれを用いた光電変換装置及び光電変換素子の製造方法を提供することを目的とする。

【0009】

【課題を解決するための手段】上記課題を解決するために、本発明は次の様な光電変換素子とそれを用いた光電変換装置及び光電変換素子の製造方法を採用した。すなわち、請求項1記載の光電変換素子は、基板上に、第1導電型半導体層、非晶質半導体層、結晶質を含む光電変換層、第2導電型半導体層が順次積層され、前記非晶質半導体層は、堆積後にドライエッチング処理された表面を有することを特徴とする。

【0010】この光電変換素子では、非晶質半導体層を堆積させた後に、該非晶質半導体層をドライエッチング処理したことにより、結晶質を含む光電変換層の下地層を、極めて薄厚の非晶質半導体層により構成することが可能になる。これにより、非晶質半導体層上に成長される光電変換層の結晶性及び、結晶の配向性が向上し、その結果、光電変換効率が向上する。

【0011】請求項2記載の光電変換素子は、請求項1記載の光電変換素子において、前記非晶質半導体層のドライエッチング処理された表面は、島状であることを特徴とする。

【0012】この光電変換素子では、非晶質半導体層のドライエッチング処理された表面を島状としたことにより、下地層としての非晶質半導体層の占有面積が狭いものとなり、該非晶質半導体層上に成長する結晶質を含む光電変換層の結晶性を低下させるおそれがない。これにより、非晶質半導体層上に成長される光電変換層の結晶性及び、結晶の配向性がさらに向上し、その結果、光電変換効率がさらに向上する。

【0013】請求項3記載の光電変換素子は、請求項1または2記載の光電変換素子において、前記ドライエッチング処理された非晶質半導体層の厚みは、最大値が5nm以下であることを特徴とする。

【0014】この光電変換素子では、非晶質半導体層の厚みの最大値を5nm以下とすることにより、下地層としての非晶質半導体層の厚みが極めて薄いものとなり、該非晶質半導体層上に成長する結晶質を含む光電変換層の結晶性及び、結晶の配向性がさらに向上し、その結果、光電変換効率がさらに向上する。この非晶質半導体層の厚みの最大値のより好ましい値は、1nm以下である。

【0015】請求項4記載の光電変換素子は、請求項1、2または3記載の光電変換素子において、前記第1導電型半導体層はp型半導体層であり、前記第2導電型半導体層はn型半導体層であることを特徴とする。

【0016】請求項5記載の光電変換素子は、請求項1、2または3記載の光電変換素子において、前記第1導電型半導体層はn型半導体層であり、前記第2導電型半導体層はp型半導体層であることを特徴とする。

【0017】請求項6記載の光電変換素子は、請求項1ないし5のいずれか1項記載の光電変換素子において、前記第2導電型半導体層上に、第1導電型半導体層、光電変換層及び第2導電型半導体層からなる光電変換多層膜を1つ以上積層し、前記光電変換層を複数層有する構造としたことを特徴とする。

【0018】この光電変換素子では、第2導電型半導体層上に、第1導電型半導体層、光電変換層及び第2導電型半導体層を1組以上積層することで、光電変換層を積層方向に複数層配置した構成となり、複数の光電変換層それぞれが入射する光を取り込むことで、入射する光の利用効率が向上し、その結果、単位面積当たりの光電変換効率が向上する。

【0019】請求項7記載の光電変換装置は、請求項1ないし6のいずれか1項記載の光電変換素子を備えたことを特徴とする。この光電変換装置では、結晶性及び、結晶の配向性が向上した光電変換層を有する光電変換素子を備えたことにより、装置としての光電変換効率が高まる。

【0020】請求項8記載の光電変換素子の製造方法は、基板上に、第1導電型半導体層、非晶質半導体層を順次積層し、次いで、該非晶質半導体層をドライエッチング処理し、該ドライエッチング処理後の非晶質半導体層上に、結晶質を含む光電変換層、第2導電型半導体層を順次積層することを特徴とする。

【0021】この製造方法では、非晶質半導体層をドライエッチング処理することで、該非晶質半導体層が薄厚化される。その後、この薄厚の非晶質半導体層上に、結晶質を含む光電変換層、第2導電型半導体層を順次積層することで、前記光電変換層を成長させる際に、下地層

である非晶質半導体層の影響が抑制され、成長する光電変換層の結晶性が向上する。これにより、光電変換効率の高い光電変換層を半導体層で挟んだ構造の光電変換素子が容易に得られる。

【0022】請求項9記載の光電変換素子の製造方法は、請求項8記載の光電変換素子の製造方法において、前記ドライエッチング処理は、前記非晶質半導体層の厚みの最大値が5nm以下になるまでドライエッチングすることを特徴とする。

【0023】この製造方法では、非晶質半導体層の厚みの最大値が5nm以下になるまでドライエッチングすることにより、前記非晶質半導体層の厚みが極めて薄厚化され、成長する光電変換層の結晶性が大幅に向上する。これにより、光電変換効率の極めて高い光電変換素子が容易に得られる。

【0024】

【発明の実施の形態】本発明の光電変換素子とそれを用いた光電変換装置及び光電変換素子の製造方法の各実施形態について、図面に基づき説明する。なお、以下の各実施形態においては、光電変換素子としてシリコン系太陽電池（Si太陽電池）を例に採り説明するが、本発明の光電変換素子は以下の各実施形態のSi太陽電池に限定されるものではない。また、これらの図においては、従来例である図7と同一の構成要素については、同一の符号を付してある。

【0025】「第1の実施形態」図1は本発明の第1の実施形態の膜面側光入射型のシリコン系太陽電池（Si太陽電池）（NIP型）を示す断面図であり、図において、符号11は薄厚のアモルファスシリコン層（非晶質半導体層：以下、a-Si層と略称する）、12はa-Si層11上に堆積され光電変換層となる真性微結晶シリコン層（結晶質を含む光電変換層：以下、i層と称する）である。

【0026】このa-Si層11の表面は、堆積後にドライエッチング処理されており、このドライエッチング処理後のa-Si層11の厚みは、最大値が5nm以下、好ましくは最大値が1nm以下である。このSi太陽電池は、n型微結晶シリコン層4、i層12及びp型微結晶シリコン層6によりnip構造とされている。ここで、n型微結晶シリコン層4をp型、p型微結晶シリコン層6をn型とすると、pin構造となるため、電子（e）及び正孔（h）それぞれの移動方向はnip構造と逆向きになり、外部負荷に流れる電流の方向も逆になる。

【0027】このSi太陽電池では、基板1の材料としては、ガラス、ステンレススチール、銅等が好適に用いられる。第1下部電極層2の材料としては、Al、Ag、Ti、Ni、Cr、Cu、あるいはそれらの合金等が好適に用いられる。第2下部電極層3の材料としては、ZnO、SnO<sub>2</sub>あるいはITO等の酸化物系透明

導電材料が好適に用いられる。櫛型の集電電極8の材料としては、第1下部電極層2と同様、Al、Ag、Ti、Ni、Cr、Cu、あるいはそれらの合金が好適に用いられる。

【0028】n型微結晶シリコン層4の膜厚は、5nm以上かつ50nm以下が望ましい。このn型微結晶シリコン層4の膜厚が5nm未満の場合、部分的に第2下部電極層3が露出した状態、いわゆる島状成長となる。この場合、n型微結晶シリコン層4が成膜されていない部分は、正常なnip接合が形成されないため、光電変換素子としての特性が著しく低下する。一方、n型微結晶シリコン層4の膜厚が50nmを超える場合、n型微結晶シリコン層4での光吸収の影響が大きくなり、第1下部電極層2で反射した光を有効に光電変換に利用できないため、長波長光に対する感度が低下するという素子性能上の問題が生じる。

【0029】i層12の膜厚は、第2下部電極層3及びi層12の表面形状などに依存する光閉じ込め状態によるが、1μm以上かつ10μm以下が望ましい。このi層12の膜厚が1μm未満の場合、入射光を十分に吸収できないため、光起電力素子としての短絡電流が小さいという問題がある。また、i層12の膜厚が10μmを超える場合、i層12に生じる内部電界が弱くなり、光起電力素子としての開放電圧が低下する他、成膜時間が長くなるため、産業利用上、生産性が低下する。

【0030】p型微結晶シリコン層6の膜厚は、5nm以上かつ50nm以下が望ましい。このp型微結晶シリコン層6の膜厚が5nm未満の場合、部分的にi層12が露出した状態、いわゆる島状成長となる。この場合、p型微結晶シリコン層6が成膜されていない部分は、正常なnip接合が形成されないため、光起電力素子としての特性が著しく低下する。一方、p型微結晶シリコン層6の膜厚が50nmを超える場合、p型微結晶シリコン層6での光吸収の影響が大きくなり、i層12に到達する光量が低下するため、光起電力素子としての短絡電流が小さいという素子性能上の問題が生じる。

【0031】このSi太陽電池では、a-Si層11の厚みの最大値を5nm以下としたことにより、i層12の下地層としてのa-Si層11の厚みが極めて薄いものとなり、このa-Si層11上に成長するi層12の結晶性が向上する。これにより、i層12の結晶性及び配向性が大きく向上し、その結果、光電変換効率が大きく向上する。

【0032】このSi太陽電池では、p型微結晶シリコン層6側からi層12に太陽光9が入射すると、電子（e）-正孔（h）対が発生する。一方、このnip構造では、pn接合によりi層12内部に電界が形成されるために、発生した電子（e）-正孔（h）対のうち、電子（e）はn型微結晶シリコン層4側へ移動し、正孔（h）はp型微結晶シリコン層6側へ移動する。

【0033】ここで、第1下部電極層2及び集電電極8に外部負荷10を接続すると、上記のpn接合により該外部負荷10に電流Iが流れることとなり、このSi太陽電池が発電機能を呈することとなる。なお、n型微結晶シリコン層4をp型、p型微結晶シリコン層6をn型とした場合、電子(e)及び正孔(h)それぞれの移動方向は上記と逆方向になるため、外部負荷10に流れる電流の方向も逆になる。

【0034】次に、このSi太陽電池の製造方法について説明する。まず、基板1を用意する。この基板は、ガラス、ステンレススチール、銅等からなっている。ついで、この基板1上に第1下部電極層2、第2下部電極層3を順次成膜する。ここでは、第1下部電極層2は、真空蒸着法またはスパッタ法等の物理蒸着法(PVD)により、Al、Ag、Ti、Ni、Cr、Cu、あるいはそれらの合金を成膜することで得られる。また、第2下部電極層3は、CVD法またはスパッタ法等により、ZnO、SnO<sub>2</sub>、ITO等の酸化物系透明導電材料を成膜することで得られる。

【0035】ついで、プラズマCVD法等により、n型微結晶シリコン層4、a-Si層11を順次成膜する。ここでは、n型微結晶シリコン層4上に堆積されたa-Si層にドライエッチングを施すことにより、膜厚が5nm以下の薄厚のa-Si層11とする。ついで、プラズマCVD法等により、薄厚のa-Si層11上に、i層12、p型微結晶シリコン層6を順次成膜する。ついで、このp型微結晶シリコン層6上に、CVD法またはスパッタ法等により、ZnO、SnO<sub>2</sub>、ITO等の酸化物系透明導電材料を成膜し、透明導電体層7とする。

【0036】ついで、透明導電体層7上に、真空蒸着法またはスパッタ法等の物理蒸着法、あるいは印刷法等により、Al、Ag、Ti、Ni、Cr、Cu、あるいはそれらの合金を成膜し、櫛型状の集電電極8とする。以上により、本実施形態のSi太陽電池が得られる。

【0037】図2は微結晶Si層(i層12)のX線回折パターンを示す図であり、図中、Aは本実施形態の製造方法により得られた微結晶Si層のX線回折パターンを、Bは従来の微結晶Si層のX線回折パターンを、それぞれ示している。本実施形態の微結晶Si層は、Siの(110)面が優先配向したものであり、図2に示すように、(220)面の積分強度と(111)面の積分強度との比が3以上である。一方、従来の微結晶Si層は、(220)面及び(111)面それぞれの積分強度が非常に小さく、バックグラウンドのハローより僅かに出ているにすぎない。

【0038】このように、本実施形態の微結晶Si層では、a-Si層にドライエッチングを施すことにより、Siの(110)面の優先配向が得られ、i層12の結晶性(配向性)を向上させることができる。この理由は、i層12の下地層を薄厚のa-Si層11とすると

とにより、意図的に結晶成長が不利になる条件を作り出し、結晶核の発生密度を低下させることで成長初期の結晶性を向上させ、このことによりi層12全体の結晶性を向上させることができるためである。

【0039】ここでは、a-Si層がドライエッチングされてなくなるまで、或いはわずかしかのこらないように、成膜条件及びドライエッチング条件を適正化することにより、微結晶層に比べて抵抗が高いa-Si層の膜厚を薄くすることができる。

【0040】図3は本実施形態の微結晶Si層の(220)面の積分強度と(111)面の積分強度との比((220)/(111)積分強度比)と光電変換効率との関係を示す図である。図3によれば、(220)/(111)積分強度比が3以上のとき、光電変換効率は0.8程度あるいはそれ以上となることが分かる。

【0041】以上説明したように、本実施形態のSi太陽電池によれば、堆積後にドライエッチング処理が施された表面を有するa-Si層11上に、i層12を成膜したので、下地層となるa-Si層11を極めて薄厚化することができ、i層12の結晶性及び配向性を向上させることができ、したがって、光電変換効率を向上させることができる。

【0042】また、本実施形態のSi太陽電池の製造方法によれば、堆積したa-Si層の表面にドライエッチング処理を施して薄厚化し、この薄厚化したa-Si層11上にi層12を成膜するので、結晶性及び配向性が向上したi層12を成膜することができる。したがって、光電変換効率が向上したSi太陽電池を容易に作製することができる。

【0043】また、本実施形態のSi太陽電池を用いて発電システム等の光電変換装置を作製すれば、光電変換効率が向上した発電システム等の光電変換装置を容易に得ることができる。

【0044】「第2の実施形態」図4は本発明の第2の実施形態の基板側光入射型の薄膜シリコン系太陽電池(Si太陽電池)(PIN型)を示す断面図であり、図において、符号21はガラス基板、透明プラスチック基板等からなる透光性の基板、22は透明導電体層7上に形成されたAl、Ag、Ti、Ni、Cr、Cu、あるいはそれらの合金からなる裏面電極22である。

【0045】このSi太陽電池の発電機構は、透光性の基板21側からi層12に太陽光9が入射する点を除き、上記の第1の実施形態のSi太陽電池と全く同様である。本実施形態のSi太陽電池においても、上記の第1の実施形態のSi太陽電池と全く同様の効果を奏することができる。

【0046】「第3の実施形態」図5は本発明の第3の実施形態の膜面側光入射型のタンデム型シリコン系太陽電池(タンデム型Si太陽電池)(NIP型)を示す断面図であり、上述した第1の実施形態のp型微結晶シリ

10

20

30

40

50

コン層 6 上に、n 型半導体層（第 1 導電型半導体層）31、光電変換層となる真性半導体層（以下、i 層と称する）32、p 型半導体層（第 2 導電型半導体層）33 を順次積層した構造である。これら n 型半導体層 31 ~ p 型半導体層 33 はシリコン微結晶層により構成され、これら n 型半導体層 31 ~ p 型半導体層 33 により光電変換多層膜が構成されている。なお、この光電変換多層膜上に、同様の構成の光電変換多層膜を 1 つ以上積層した構成としてもよい。また、p 型微結晶シリコン層 6 を n 型微結晶シリコン層とした場合には、n 型半導体層 31 を p 型、p 型半導体層 33 を n 型とすればよい。

【0047】本実施形態のタンデム型 Si 太陽電池においても、上記の第 1 の実施形態の Si 太陽電池と同様の効果を奏することができる。しかも、p 型微結晶シリコン層 6 上に、n 型半導体層 31 ~ p 型半導体層 33 を順次積層した構造であるから、入射する光の利用効率を向上させることができ、その結果、光電変換効率を向上させることができる。

【0048】「第 4 の実施形態」図 6 は本発明の第 4 の実施形態の基板側光入射型のタンデム型シリコン系太陽電池（タンデム型 Si 太陽電池）（PIN 型）を示す断面図であり、上述した第 2 の実施形態の p 型微結晶シリコン層 6 上に、n 型半導体層 31、光電変換層となる真性半導体層（以下、i 層と称する）32、p 型半導体層 33 を順次積層した構造である。これら n 型半導体層 31 ~ p 型半導体層 33 により光電変換多層膜が構成されている。なお、この光電変換多層膜上に、同様の構成の光電変換多層膜を 1 つ以上積層した構成としてもよい。また、p 型微結晶シリコン層 6 を n 型微結晶シリコン層とした場合には、n 型半導体層 31 を p 型、p 型半導体層 33 を n 型とすればよい。

【0049】本実施形態のタンデム型 Si 太陽電池においても、上記の第 2 の実施形態の Si 太陽電池と同様の効果を奏することができる。しかも、p 型微結晶シリコン層 6 上に、n 型半導体層 31 ~ p 型半導体層 33 を順次積層した構造であるから、入射する光の利用効率を向上させることができ、その結果、光電変換効率を向上させることができる。

【0050】以上、本発明の光電変換素子とそれを用いた光電変換装置及び光電変換素子の製造方法の各実施形態について図面に基づき説明してきたが、具体的な構成は上記各実施形態に限定されるものではなく、本発明の要旨を逸脱しない範囲で設計の変更等が可能である。

【0051】

【発明の効果】以上説明した様に、本発明の光電変換素子によれば、基板上に、第 1 導電型半導体層、非晶質半導体層、結晶質を含む光電変換層、第 2 導電型半導体層が順次積層され、前記非晶質半導体層は、堆積後にドライエッチング処理された表面を有するので、前記光電変換層の下地層を極めて薄厚の非晶質半導体層により構成

することができ、該非晶質半導体層上に成長される光電変換層の結晶性及び配向性を向上させることができる。その結果、光電変換素子の光電変換効率を向上させることができる。

【0052】また、前記非晶質半導体層のドライエッチング処理された表面を島状とすれば、下地層としての非晶質半導体層の占有面積を狭くすることで、該非晶質半導体層上に成長する前記光電変換層の結晶性を低下させるおそれなくなる。したがって、非晶質半導体層上に成長される光電変換層の結晶性及び配向性をさらに向上させることができ、その結果、光電変換効率をさらに向上させることができる。

【0053】また、前記ドライエッチング処理された非晶質半導体層の厚みの最大値を 5 nm 以下とすれば、下地層としての非晶質半導体層の厚みを極めて薄くすることで、該非晶質半導体層上に成長する前記光電変換層の結晶性を低下させるおそれなくなる。したがって、非晶質半導体層上に成長される光電変換層の結晶性及び配向性をさらに向上させることができ、その結果、光電変換効率をさらに向上させることができる。

【0054】また、前記第 2 導電型半導体層上に、第 1 導電型半導体層、光電変換層及び第 2 導電型半導体層からなる光電変換多層膜を 1 つ以上積層すれば、複数の光電変換層それぞれが入射する光を取り込むことで、入射する光の利用効率を向上させることができ、その結果、単位面積当たりの光電変換効率を向上させることができる。

【0055】本発明の光電変換装置は、本発明の光電変換素子を備えたので、光電変換装置自体の光電変換効率を高めることができる。

【0056】本発明の光電変換素子の製造方法によれば、基板上に、第 1 導電型半導体層上に積層された非晶質半導体層をドライエッチング処理し、該ドライエッチング処理後の非晶質半導体層上に、結晶質を含む光電変換層、第 2 導電型半導体層を順次積層するので、前記非晶質半導体層を薄厚化することができる。また、この薄厚の非晶質半導体層上に、結晶質を含む光電変換層、第 2 導電型半導体層を順次積層するので、前記光電変換層を成長させる際に、下地層である非晶質半導体層の影響を抑制することができ、成長する光電変換層の結晶性を向上させることができる。したがって、光電変換効率の高い光電変換素子を容易に得ることができる。

【0057】また、前記ドライエッチング処理を、前記非晶質半導体層の厚みの最大値が 5 nm 以下になるまでドライエッチングすることとすれば、前記非晶質半導体層の厚みを極めて薄厚化することができ、成長する光電変換層の結晶性を大幅に向上させることができる。したがって、光電変換効率の極めて高い光電変換素子を容易に得ることができる。

【図面の簡単な説明】



【図1】 本発明の第1の実施形態の膜面側光入射型のSi太陽電池を示す断面図である。

【図2】 本発明の第1の実施形態の微結晶Si層と従来の微結晶Si層それぞれのX線回折パターンを示す図である。

【図3】 本発明の第1の実施形態の微結晶Si層の(220)面の積分強度と(111)面の積分強度との比と光電変換効率との関係を示す図である。

【図4】 本発明の第2の実施形態の基板側光入射型のSi太陽電池を示す断面図である。

【図5】 本発明の第3の実施形態の膜面側光入射型のタンデム型Si太陽電池を示す断面図である。

【図6】 本発明の第4の実施形態の基板側光入射型のタンデム型Si太陽電池を示す断面図である。

【図7】 従来の膜面側光入射型のSi太陽電池の一例を示す断面図である。

【符号の説明】

1 基板

\* 2 第1下部電極層

3 第2下部電極層

4 n型微結晶シリコン層(第1導電型半導体層)

5 真性微結晶シリコン層(結晶質を含む光電変換層)

6 p型微結晶シリコン層(第2導電型半導体層)

7 透明導電体層

8 集電電極

9 太陽光

10 外部負荷

11 アモルファスシリコン層(非晶質半導体層)

12 真性微結晶シリコン層(結晶質を含む光電変換層)

21 透光性の基板

22 裏面電極

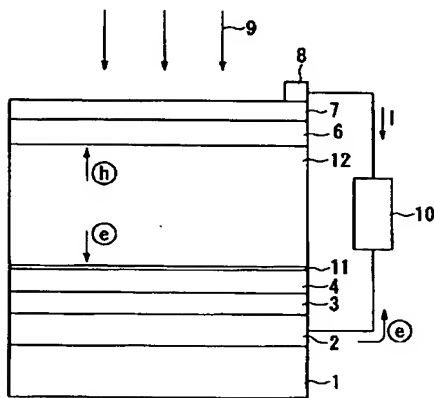
31 n型半導体層(第1導電型半導体層)

32 真性半導体層(光電変換層)

33 p型半導体層(第2導電型半導体層)

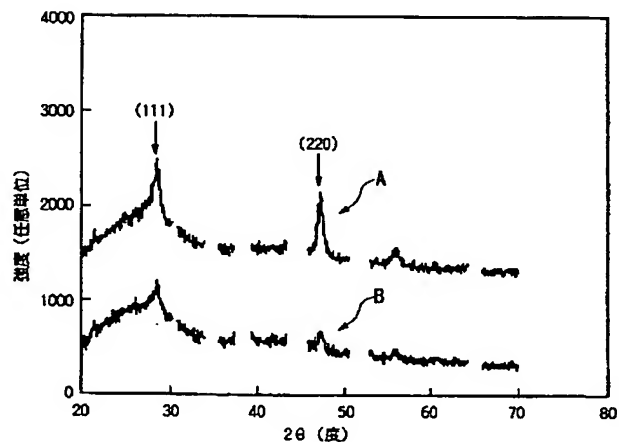
\*

【図1】

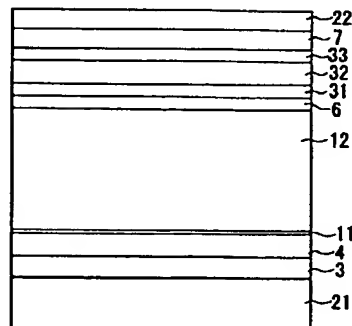


- 1: 基板
- 2: 第1下部電極層
- 3: 第2下部電極層
- 4: n型微結晶シリコン層(第1導電型半導体層)
- 5: 真性微結晶シリコン層(結晶質を含む光電変換層)
- 6: p型微結晶シリコン層(第2導電型半導体層)
- 7: 透明導電体層
- 8: 集電電極
- 9: 太陽光
- 10: 外部負荷
- 11: アモルファスシリコン層(非晶質半導体層)
- 12: 真性微結晶シリコン層(結晶質を含む光電変換層)

【図2】

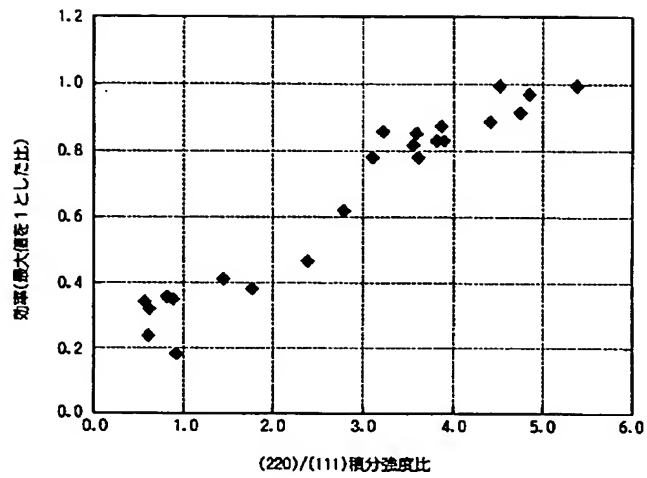


【図6】

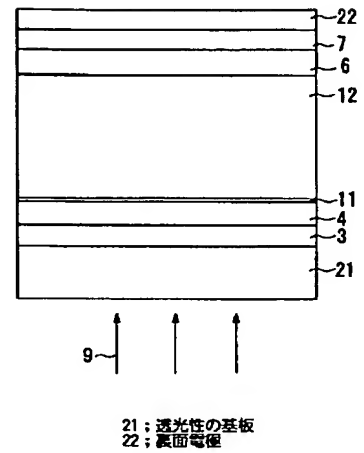




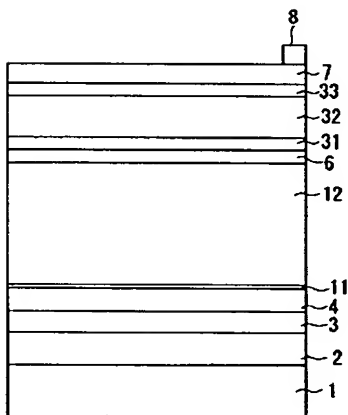
【図3】



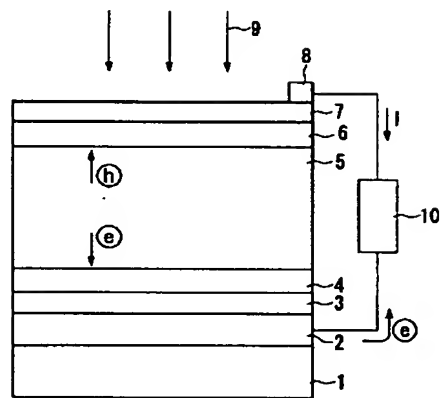
【図4】



【図5】



【図7】



31: n型半導体層 (第1導電型半導体層)  
32: 異位半導体層 (光電変換層)  
33: p型半導体層 (第2導電型半導体層)